

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-152865

(43)Date of publication of application : 11.06.1996

(51)Int.Cl. G09G 3/28  
H04N 5/66

(21)Application number : 07-041536

(71)Applicant : NEC CORP

(22)Date of filing : 01.03.1995

(72)Inventor : OBA MASATAKA  
SANO YOSHIO

(30)Priority

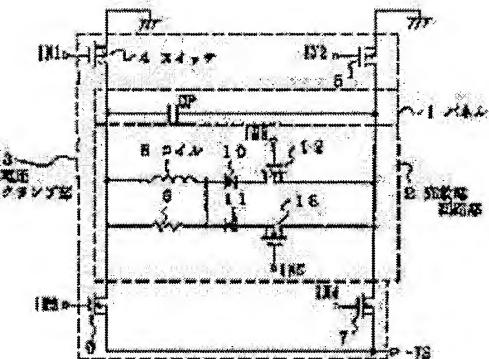
Priority number : 06233351 Priority date : 28.09.1994 Priority country : JP

## (54) PLASMA DISPLAY PANEL DRIVE CIRCUIT

### (57)Abstract:

PURPOSE: To provide a drive circuit reducing reactive power when panel capacity is charged/discharged, saving the power consumption and realizing it with a less number of parts when a plasma display panel is driven.

CONSTITUTION: This circuit is provided with a charge/discharge circuit part 2 connected to a capacity between scan/maintenance electrodes (panel capacity) CP of the plasma display panel 1 in parallel and combining a coil 8, FET switches 12, 13 and opposite current preventing diodes 10, 11 and a voltage clamping part 3 provided with four pieces of switches 4-7 connected to both ends of the panel capacity CP. A parallel resonance circuit is formed by the panel capacity CP and a series circuit of the coil 8 and the switches 12, 13, and by controlling respective switches 4-7 and 12, 13 with switch drive inputs IN1-IN6, the charge/discharge of the panel capacity CP is repeated.



### LEGAL STATUS

[Date of request for examination] 01.03.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2755201

[Date of registration] 06.03.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-152865

(43)公開日 平成8年(1996)6月11日

(51)Int.Cl.<sup>6</sup>  
G 0 9 G 3/28  
H 0 4 N 5/66

識別記号 庁内整理番号  
B 4237-5H  
J 4237-5H  
1 0 1 B

F I

技術表示箇所

審査請求 有 請求項の数 8 O.L (全 9 頁)

(21)出願番号

特願平7-41536

(22)出願日

平成7年(1995)3月1日

(31)優先権主張番号 特願平6-233351

(32)優先日 平6(1994)9月28日

(33)優先権主張国 日本 (JP)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 大場 雅高

東京都港区芝五丁目7番1号 日本電気株

式会社内

(72)発明者 佐野 輿志雄

東京都港区芝五丁目7番1号 日本電気株

式会社内

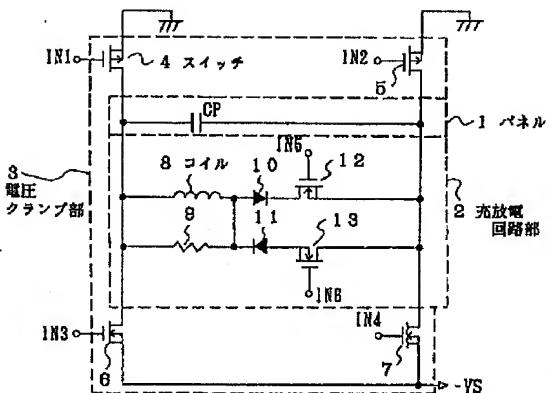
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 プラズマディスプレイパネルの駆動回路

(57)【要約】

【目的】 プラズマディスプレイパネルの駆動にあたり、パネル1の容量CPの充放電時の無効電力を削減して省電力化を図るとともに、少ない部品点数で実現する駆動回路を提供することにある。

【構成】 プラズマディスプレイパネル1の走査・維持電極間容量(パネル容量)CPに並列に接続され且つコイル8とFETスイッチ12, 13および逆方向電流阻止用ダイオード10, 11を組合せた充放電回路部2と、パネル容量CPの両端に接続される4個のスイッチ4~7を備えた電圧クランプ部3とを有する。これらパネル容量CPとコイル8およびスイッチ12, 13の直列回路と並列共振回路を形成し、各スイッチ4~7および12, 13をスイッチ駆動入力IN1~IN6で制御することにより、パネル容量CPの充放電を繰り返す。



1

## 【特許請求の範囲】

【請求項1】 プラズマディスプレイパネルの走査・維持電極間容量に並列に接続し、且つ前記走査・維持電極間容量の放電時に発生する共振電流で前記走査・維持電極間容量を逆極性に再充電する、コイルと複数のスイッチを組合せた充放電回路部と、前記走査・維持電極間容量の両端の電圧を電源電圧値および前記電源電圧値の逆極性値にクランプするために前記走査・維持電極間容量の両端および電源間にそれぞれ接続する4個のスイッチを少なくとも有し、前記走査・維持電極間容量および前記充放電回路部で並列共振回路を形成することを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項2】 前記走査・維持電極間容量の両端および電源間にそれぞれ接続される4個のスイッチのうちの2つのスイッチに並列接続されるダイオードを有する請求項1記載のプラズマディスプレイパネルの駆動回路。

【請求項3】 2つのスイッチは、前記コイルに対し双方向スイッチを形成した請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

【請求項4】 前記充放電回路部は、前記コイルに対しFETスイッチおよびダイオードの直列回路を2組並列接続した請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

【請求項5】 前記充放電回路部は、前記コイルに対し2つのFETスイッチを逆極性で直列接続した請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

【請求項6】 前記電圧クランプ部の前記4つのスイッチは、前記走査・維持電極間容量の同一端に接続される2つのスイッチをそれぞれCMOSトランジスタで構成した請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

【請求項7】 前記電圧クランプ部の前記4つのスイッチおよび前記充放電回路部の前記2つのスイッチは、それぞれ異なるスイッチ駆動入力で制御し、前記走査・維持電極間容量の充放電を繰返す請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

【請求項8】 前記電圧クランプ部の前記4つのスイッチのうち電源の接地側でない方の2つのスイッチに逆流防止用のダイオードが各々直列に接続される請求項1または請求項2記載のプラズマディスプレイパネルの駆動回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はプラズマディスプレイパネルの駆動回路に関し、特にパーソナルコンピュータやオフィスワークステーションあるいは壁掛けテレビ等に用いられるドットマトリクスタイルのメモリ式交流(AC)型プラズマディスプレイパネルの駆動回路に関する。

2

## 【0002】

【従来の技術】 従来、かかるプラズマディスプレイパネルは、絶縁基板間に走査電極や列電極等を格子状に配置し、各交点に画素領域を形成することにより構成される。

【0003】 図6(a), (b)はそれぞれかかる従来の一例を説明するためのプラズマディスプレイパネルの平面図およびx-x'線断面図である。図6(a),

10 (b)に示すように、従来のプラズマディスプレイパネル20は、共にガラス材よりなる第一の絶縁基板21および第二の絶縁基板22と、第一の絶縁基板21上に交互に形成された透明な維持電極16aおよび透明な走査電極16b並びにこれら両電極16a, 16bに十分な電流を供給するための金属電極16cと、これら維持電極16a乃至金属電極16cに直交配置するように第二の絶縁基板22上に形成された列電極17と、維持電極16a, 走査電極16bおよび金属電極16cを覆う絶縁層23aと、列電極17を覆う絶縁層23bと、Hc, Xe等の放電ガスを充填する放電ガス空間26を確保するとともに画素19を区切る隔壁17と、第二の絶縁基板22の絶縁層23b上に形成され且つ放電ガスの放電により発生する紫外光を可視光に変換する蛍光体24と、第一の絶縁基板21の絶縁層23a上に形成され且つこの絶縁層23aを放電から保護するためにMgO等よりなる保護層25とで構成される。このパネル20において、縦および横の隔壁18で囲まれた区画が画素19となり、この画素19毎に蛍光体24を3色に塗り分ければ、カラー表示のプラズマディスプレイが得られる。尚、図6(b)において、ディスプレイの表示方向は、上面あるいは下面のいずれでも可能であるが、この例の場合は下面の方が好ましい。

【0004】 図7は図6(a), (b)における電極配置に着目したプラズマディスプレイパネルの平面図である。図7に示すように、プラズマディスプレイパネル20の電極のみに着目すると、第一の絶縁基板21と第二の絶縁基板22間に維持電極(C<sub>1</sub>, C<sub>2</sub> ..., C<sub>n</sub>)16a, 走査電極(S<sub>1</sub>, S<sub>2</sub> ..., S<sub>m</sub>)16bと列電極(D<sub>1</sub>, ..., D<sub>n-1</sub>およびD<sub>2</sub>, ..., D<sub>n</sub>)17とが画素19を形成する位置で交叉している。しかも、これら第一の絶縁基板21と第二の絶縁基板22は、張り合わせることによりシール部27を形成する。このシール部27は内部に放電ガスを封入し、気密にシールされる。

【0005】 かかるプラズマディスプレイパネルを駆動するときは、走査電極16bに走査パルスを印加し、列電極17に同じタイミングでデータパルスを印加して書き込み放電を行わせると、その後は隣合う維持電極(例えばC<sub>1</sub>)16aと走査電極(例えばS<sub>1</sub>)16bの間40に交互に印加する維持パルスにより維持放電が持続され

る。このとき、放電ガスにより紫外光が放出され、これにより蛍光体〔図6(b)の24〕が刺激されて可視光を放出するので、所望の表示発光が行われる。逆に、放電を停止するには、維持パルスよりも電圧が低いかパルス幅の極端に狭い消去パルスを維持電極16aと走査電極16bの間に印加するだけよい。

【0006】しかしながら、AC型プラズマディスプレイパネルは、面放電電極間および対向放電電極間共に誘電体層が存在するので、コンデンサを形成してしまう。すなわち、かかるパネルはエレクトロルミネセンス(EL)パネルほどではないが、大きな容量を持つことになる。このような電極に維持パルスを印加すると、電極間容量を充放電させる際、パネル容量を $C_P$ 、電源電圧を $V_S$ としたとき、電源から供給されるエネルギーPは

$$P = C_P \times V_S^2 \dots (1)$$

となる。従って、立ち上がり時に電源より供給されるエネルギーPは、抵抗での損失分 $[(1/2) C_P \times V_S^2]$ と、パネル容量に充電される分 $[(1/2) C_P \times V_S^2]$ との和になる。また、立ち下がり時にパネル容量より放電されるエネルギーは、抵抗での損失分 $[(1/2) C_P \times V_S^2]$ となる。

【0007】通常の駆動回路では、電源から供給されたエネルギーPは、上述の(1)式で表わされるが、1パルス毎にすべてスイッチング素子の抵抗分やパネルの抵抗分で消費、すなわち損失されていることになり、放電には全く関与していない。この放電に関与しないでパネル容量 $C_P$ の充放電時に消費される無効電力P'は、 $P' = P \times f = C_P \times V_S^2 \times f$ となる。尚、ここでfは実駆動時の駆動周波数である。

【0008】このため、大型パネルの駆動にあたっては、パネルサイズの増加と共にパネル容量 $C_P$ が増加し、駆動周波数fも高くなるので、無効電力損失も大きくなる。その結果、全体の消費電力の増大が小型パネルの場合と比較して無視できないものとなる。また、大型パネルでは負荷容量の一層大きな電源が必要になり、電源回路自体も大きくなってしまう。従って、大型パネルになればなる程、消費電力を削減できるプラズマディスプレイパネル電極の駆動回路を採用すれば、その効果が大きいことになる。

【0009】かかる消費電力を削減したプラズマディスプレイパネル電極の駆動回路は、例えば特公昭56-30730号公報、特開昭62-192798号公報あるいは特開昭63-101897号公報等に開示されている。

【0010】図8はかかる従来の一例を示すプラズマディスプレイパネルの駆動回路図である。図8に示すよう\*

$$P'' = \{ (t_{r1} \times R) / (4 \times L) \} \times C_P \times V_S^2 \dots (2)$$

このため、上述した電荷回収を行わない(1)式の回路と比較すると、 $(t_{r1} \times R) / (4 \times L)$ 分だけ電力損失が少ないことが分かる。

\*に、この駆動回路は、走査電極側駆動回路部37と、この走査電極側駆動回路部37と同一構成の維持電極側駆動回路部38とからなり、双方の回路部37, 38はパネル電極間容量 $C_P$ により結合される。ここでは、走査電極側駆動回路部37を代表して回路構成およびその動作を説明する。

【0011】まず、走査電極側駆動回路部37はパネルの走査電極〔A点〕(維持電極側駆動回路部38の時は維持電極〔B点〕)にコイル34を接続し、そのコイル34の両端に4個のFETスイッチ30, 32, 35, 36を接続するとともに、2個のFETスイッチ30, 32の一端には電荷回収用コンデンサ29を共通接続した構成である。尚、28, 31, 33はダイオードである。

【0012】この走査電極側駆動回路部37においては、コイル34とパネル容量 $C_P$ とで直列共振を起こさせることにより共振周期の1/2の期間にパネル容量 $C_P$ の電荷を充放電させる。一方、電荷回収用コンデンサ29にパネル容量 $C_P$ が充電される電圧 $V_S$ の約1/2の電圧を外部から印加して1回の走査電極パルス(維持電極側駆動回路部38の時は維持電極パルス)でパネル容量 $C_P$ への充放電に使用したエネルギーをコンデンサ29に回収(電荷回収)することにより、次の走査電極パルスでパネル容量 $C_P$ の充電に使用し、電源線 $V_S$ から新たに供給される電力を削減させる。

【0013】図9は従来のパネル駆動を説明するためのパルス波形図である。図9に示すように、波形Aは前述した図7の走査電極側駆動回路部37におけるA点での走査電極パルス、波形Bは同様に図7の維持電極側駆動回路部38におけるB点での維持電極パルスをそれぞれ表わす。また波形Cは、面放電電極間の動作をわかりやすいようにするために示した走査電極パルスA・維持電極パルスBの合成波形である。この波形Cは、 $+V_S$ と $-V_S$ の電圧変化の間でパルスの出力されていない期間にはゼロ電位にクランプされる。尚、期間 $t_{f1}$ はパルスの立ち下がり時間、期間 $t_{r1}$ はパルスの立ち上がり時間である。

【0014】上述した走査電極側駆動回路部37のパネル容量 $C_P$ における1サイクルでの電力損失 $P''$ は、走査電極パルスA(あるいは維持電極パルスB)の立ち上がり時間を $t_{r1}$ 、駆動回路部37のスイッチング素子30または32とパネルの抵抗分の直列抵抗をR、コイル34のインダクタンスをLとすると、次の(2)式が成立つ。

【0015】

【0016】また、各パルスの立ち上がり時間 $t_{r1}$ 、立ち下がり時間 $t_{f1}$ とコイル34のインダクタンスLおよびパネル容量 $C_P$ の容量値 $C_P$ との間には、次の

5

(3) 式の関係がある。

【0017】

$$P'' = (\pi/4) \times R \times \{ (C_p/L)^{1/2} \} \times C_p \times V S^2 \cdots \cdots (4)$$

となる。従って、コイル34のインダクタンスLが大きい程、損失が少ないとになる。

【0018】

【発明が解決しようとする課題】 上述した従来のプラズマディスプレイパネルの駆動回路は、プラズマディスプレイパネルの走査電極と維持電極の双方とも独立した回路が必要であり、しかもパネルの大型化に伴う駆動電極の増大により必要な回路数が増えていくため、部品点数が多くなってしまうという欠点がある。

【0019】 特に、共振用のコイルは、100KHz近い高周波で動作させるので、周波数特性に優れていること、およびパネル容量の充放電の際に大きなピーク電流が流れるので、直流重畠特性を十分取れることができある。この理由から、コイルには外形が大きい空芯コイルが使用されるが、実装回路においては、この空芯コイルが大きく部品スペースを占めることになる。

【0020】 また、かかる駆動回路では、その起動時ににおいて、電荷回収用のコンデンサが電解コンデンサであるため容量が大きく、安定状態に達するまでに時間を要するという欠点がある。すなわち、電源起動時は電荷が空のため、駆動電圧がパネル容量を充電する電圧(VS)の半分の電圧(VS/2)に達するまでに時間がかかる。従って、駆動回路を早期に安定して動作させるためには、予めVS/2の電圧を外部から供給するようならもう1系統別の電源を用意するか、電荷回収用のコンデンサにキックパルスを別に供給するような起動回路を設ける必要がある。

【0021】 本発明の目的は、かかる省電力化のために無効電力を削減するとともに、少ない部品点数で実現するプラズマディスプレイパネルの駆動回路を提供することにある。

【0022】

【課題を解決するための手段】 本発明のプラズマディスプレイパネルの駆動回路は、プラズマディスプレイパネルの走査・維持電極間容量に並列に接続され且つ前記走査・維持電極間容量の放電時に発生する共振電流で前記走査・維持電極間容量を逆極性に再充電するコイルと2つのスイッチを組合せた充放電回路部と、前記走査・維持電極間容量の両端の電圧を電源電圧値および前記電源電圧値の逆極性値にクランプするために前記走査・維持電極間容量の両端および電源間にそれぞれ接続する4個のスイッチを備えた電圧クランプ部とを有し、前記走査・維持電極間容量および前記充放電回路部で並列共振回路を形成するように構成される。

【0023】 また、本発明のプラズマディスプレイパネルの駆動回路は、前記電圧クランプ部の4個のスイッチのうち、少なくとも2つのスイッチにおいて、並列接続

6

$$* t_r 1 = t_f 1 = \pi \times \{ (L \times C_p)^{1/2} \} \cdots \cdots (3)$$

\* この(3)式を上述した(2)式に代入すると、

されるダイオードを有する。

【0024】 また、本発明のプラズマディスプレイパネルの駆動回路は、前記充放電回路部を、前記コイルに対しFETスイッチおよびダイオードの直列回路を2組並列接続したり、あるいは2つのFETスイッチを逆極性で直列接続して構成する。

10 【0025】 更に、本発明のプラズマディスプレイパネルの駆動回路は、前記電圧クランプ部の4つのスイッチを形成するにあたり、前記走査・維持電極間容量の同一端に接続される2つのスイッチをそれぞれCMOSトランジスタで構成される。

【0026】 また更に、本発明のプラズマディスプレイパネルの駆動回路は、前記電圧クランプ部の前記4つのスイッチおよび前記充放電回路部の前記2つのスイッチを駆動するにあたり、それぞれ異なるスイッチ駆動入力で制御して前記走査・維持電極間容量の充放電を繰返す

20 ように構成される。

【0027】

【作用】 本発明は、コイル、FETスイッチおよび逆方向電流阻止用ダイオードで構成される回路をパネル容量と並列に接続して並列共振回路を形成し、さらにパネル容量の両端に電源線あるいは接地線に接続された4個のスイッチを接続する。このパネル容量の充放電の度に並列共振回路と4個のスイッチの組み合わせにより共振を起こさせ、パネルの充電に使用した電荷はそのままパネル自身に回収させて次の充放電に使用する。このようにすると、電源線から供給されるパネルの充放電電力が減るので、駆動に要する消費電力を小さくできる。

【0028】 また、本発明はパネル容量の両端が電源線や接地線に直接接続されず、電源電圧の2倍の振幅で回路を動作させているため、走査電極と維持電極間でみると、1回路で動作できることになり、部品点数を削減することになる。しかも、電源線は1系統で済み、特別な起動回路を要しない。

【0029】

【実施例】 次に、本発明の実施例について図面を参照して説明する。図1は本発明の一実施例を示すプラズマディスプレイパネルの駆動回路図である。図1に示すように、本実施例はプラズマディスプレイパネル1の走査電極と維持電極間の容量をパネル容量CPとして表わし、この容量CPに並列に充放電回路部2と電圧クランプ部3とを有する。特に、充放電回路部2はパネル1の電極間容量CPに並列に接続され且つこの電極間容量CPの放電時に発生する共振電流で逆極性に再充電するコイル8と2つのスイッチ12, 13を組合せて構成される。これら2つのスイッチ12, 13はコイル8に対し双方向スイッチを形成する。すなわち、このパネル容量CP

50

の一方の側には、NチャネルFETによって形成し且つ各ゲートに供給される異なったスイッチ駆動入力IN5, IN6で制御される2つのスイッチ12, 13と、それぞれの2つのスイッチ12, 13に直列接続された逆方向電流阻止用ダイオード10, 11との直列回路が接続され、またパネル容量CPの他方の側には、コイル8および抵抗9の並列回路の一端が接続される。さらに、この並列回路の他端はダイオード10, 11の他端が共通に接続される。上述したパネル1の電極間容量CPと充放電回路2とは、並列共振回路を形成する。

【0030】一方、電圧クランプ部3は容量CPの両端と接地および電極(-VS)間に接続される4つのスイッチ4～7とから構成される。また、スイッチ4, 6およびスイッチ5, 7は共にCMOS型回路構成のPチャネルFETおよびNチャネルFETを用い、それぞれのスイッチ4～7は各ゲートに供給される異なるスイッチ駆動入力IN1～IN4で制御される。この電圧クランプ部3は容量CPの両端電圧を電源電圧値(-VS)および電源電圧値の逆極性値(VS)にクランプする機能を備えている。

【0031】また、上述した充放電回路部2のコイル8に並列接続される抵抗9は、波形の振動を防止するために設けられたダンピング抵抗である。

【0032】本実施例においては、パネル1の容量CPおよび充放電回路部2のコイル8等で並列共振回路を形成して並列共振を行わせる一方、各スイッチ4～7の動作によりパネル容量CPの充放電を繰り返すことにより、無効電力を減らすものである。

【0033】図2は図1におけるパネルの駆動電圧および駆動電流波形の特性図である。図2に示すように、IN1～IN6はそれぞれ図1におけるスイッチ4～7およびFETスイッチ12, 13を動作させる入力波形であり、VCPはパネル容量CPの両端電圧波形、ILはコイル8に流れる電流波形を表わす。尚、6個のスイッチを駆動するスイッチ駆動入力波形IN1～IN6についてみると、IN1とIN4、IN2とIN3は互いに反転した信号であるため、インバータを用いることにより4種類の入力波形があればよい。

【0034】具体的には、スイッチ駆動入力波形IN1がMOSFETスイッチ4のゲートにゲート・ソース間電圧として供給されると、スイッチ4は期間a' と期間aとでオンし、期間b, c, dでオフとなる。また、スイッチ駆動入力波形IN2, IN3がそれぞれMOSFETスイッチ5, 6のゲートにゲート・ソース間電圧として供給されると、スイッチ5, 6は期間cでオンし、その他の期間a', b, d, aでオフとなる。同様に、スイッチ駆動入力波形IN4がMOSFETスイッチ7のゲートにゲート・ソース間電圧として供給されると、スイッチ7は期間a' と期間aとでオンし、期間b, c, dでオフとなる。一方、スイッチ駆動入力波形IN

5がMOSFETスイッチ12のゲートにゲート・ソース間電圧として供給されると、スイッチ12は期間bでオンし、その他の期間でオフとなり、またスイッチ駆動入力波形IN6がMOSFETスイッチ13のゲートにゲート・ソース間電圧として供給されると、スイッチ13は期間dでオンし、その他の期間でオフとなる。

【0035】このパネル駆動の1周期は、期間aから期間dまでであるが、図示のとおり、電源を投入したとき(t=0のとき)には、パネル容量CPに電荷が全く充電されていないので、動作が異なる。すなわち、ここでは期間bの前に期間a' を設けている。以下、図3を用いてクランプ動作を具体的に説明する。

【0036】図3(a)～(e)はそれぞれ図2における各期間の回路動作説明図である。まず、図3(a)に示すように、期間a'において、起動時のt=0ではパネル1の容量CPに電荷が全く充電されていないが、かかる後スイッチ4, 7を開じると、パネル容量CPは接地と電源(-VS)間に接続されるので、図示の極性で充電電流Icが流れ、パネル容量CPに電荷が充電される。尚、スイッチ5, 6およびFETスイッチ12, 13は開放状態にあり、以下同様に特に説明しないスイッチは、開放されているものとする。

【0037】次に、図3(b)に示すように、期間bではスイッチ4, 7を開き、所定の時間を経過後にスイッチ12を開じると、コイル8に向かって放電電流を流す。このとき、コイル8には逆起電力が発生して共振電流ILが流れる。かかる後、パネル容量CPを流れる電流が零に達すると、パネル容量CPに印加される電圧VCpは最大の逆電圧(-VS)となる。

【0038】ついで、図3(c)に示すように、期間cではパネル容量CPに最大の逆電圧(-VS)が印加されたときにスイッチ12を開き、スイッチ5, 6を開じると、パネル容量CPのスイッチ6側は電源電圧(-VS)にクランプされる。このときのパネル容量CPの極性は図3(a)の期間a' とは逆極性になっている。

【0039】さらに、図3(d)に示すように、期間dではスイッチ5, 6を開き、所定の時間を経過後にスイッチ13を開じると、パネル容量CPに蓄えたエネルギーをコイル8で放電させる。すなわち、期間bとは逆向きの電流ILが流れる。一方、パネル容量CPの電位VCPは上がり、この電位が零になるときにコイル8に最大電流が流れる。従って、パネル容量CPは逆極性に再充電される。

【0040】最後に、図3(e)に示すように、期間aではコイル8の逆起電力によりパネル容量CPに逆向極性の充電が終了すると、スイッチ13を開き、スイッチ4, 7を開じると、パネル容量CPの電荷は次のサイクルまで保持される。以後は、期間aから期間dまでの繰り返し動作を行う。

【0041】上述した本実施例によれば、パネル容量C

P, コイル8および各スイッチのタイミングを制御した共振動作により、パネル容量C<sub>P</sub>の充放電電力を削減し、次のサイクルまでの間に、前のサイクルの無効電力の大部分を且つ少ない部品点数で回収することができる。

【0042】具体的に、本実施例の消費電力の削減につ\*

$$\eta = \{1 - P / (C_P \times V_S^2 \times f)\} \times 100 [\%] \cdots \cdots (5)$$

例えば、図1のコイル8を1μH、電源電圧V<sub>S</sub>=-160V、パネル容量C<sub>P</sub>=4500pFとして、消費電力削減効果としての回収率ηを求めるとき、60%以上の値が得られる。

【0044】また、コイル8のインダクタンス値を大きくしていくと、(4)式より電力消費が減少するため、(5)式から回収率ηが向上することがわかる。すなわち、このことはコイル8のインダクタンス値が大きくなると、パネル容量C<sub>P</sub>の充放電時に流れる電流が減少していくので、パネルの抵抗分、コイル8の内部抵抗やMOSFETスイッチ4~7のオン抵抗などによる抵抗分[R]の電力損失が減少するためである。

【0045】図4は本発明の他の実施例を示すプラズマディスプレイパネルの駆動回路図である。図4に示すように、本実施例は前述した図1の実施例と同一の部品は同一の番号あるいは符号を用いており、また回路動作の基本は同じである。異なる点は、パネル1の容量C<sub>P</sub>に対して並列共振回路を形成するための充放電回路部2において、FETスイッチ12, 13を直列接続したことにある。すなわち、パネル1のパネル容量C<sub>P</sub>に並列接続される充放電回路部2においては、コイル8に対しNチャネルFETを用いた2つのFETスイッチ12, 13を逆極性で直列接続する。これらのFETスイッチ12, 13には内蔵ダイオード10a, 11aがあり、FETスイッチ12, 13のソースからドレインに向けて並列に接続されている。これらのダイオードを利用するにより、図1のダイオード10, 11を省略することができ、部品点数を削減することができる。

【0046】また、かかる他の実施例における無効電力の回収率ηも、前述した一実施例と同様に向上させることができる。

【0047】図5は本発明のパネル駆動を説明するためのパルス波形図である。図5に示すように、このパルス波形は前述した図9の従来例の波形Cに対応し、走査・維持両電極間で見た維持パルス波形である。前述した波形Cが+V<sub>S</sub>と-V<sub>S</sub>の電圧変化の間でパルスの出力されていない期間にはゼロ電位にクランプされるのに対し、本実施例の波形はゼロ電位にクランプされず、直接+V<sub>S</sub>と-V<sub>S</sub>の間でクランプ動作をする。かかる波形の立ち下がり時間t<sub>f3</sub>は、前述した波形Cの立ち上がり時間t<sub>r1</sub>と立ち下がり時間t<sub>f1</sub>を加算した時間と同じになるように設定する。同様に、立ち上がり時間t<sub>r3</sub>も設定される。

\*いて検討する。まず、電源線の電圧V<sub>S</sub>と流入する直流電流との積より消費電力Pを求め、また従来の駆動回路の消費電力としてのC<sub>P</sub> × V<sub>S</sub><sup>2</sup> × fも求めて無効電力の回収率ηを算出すると、回収率ηは、次の(5)式のとおり求められる。

【0043】

【0048】図10は本発明のさらに異なる実施例である。図10においては図1に対してダイオード14、ダイオード15、ダイオード41、ダイオード42が追加されている。図2のILに示されている基本電流波形に対してさらに高周波の寄生振動が発生することを防止するために、これらのダイオードを利用することが出来る。これらのダイオードは図10に示したように必ずしも4個用いる必要はなく、ダイオード41とダイオード42だけでも効果がある。あるいはダイオード14とダイオード14だけでも効果がある。

【0049】図11は本発明のさらに異なる実施例である。図11においては図1に対してダイオード43、ダイオード44が追加されている。これらのダイオードはFETスイッチ6やFETスイッチ7に逆方向電流が流れることを防止する働きがある。

【0050】プラズマディスプレイパネルの駆動においては、パネル前面に維持パルス電圧よりもさらに大きな電圧を印加することにより、パネル前面を一度強制的に放電させ、書き放電を起こりやすくするためのプライミングパルスを用いることがある。この場合に、図12のように、例えばFETスイッチ6とともに、プライミングパルスを発生するためのFETスイッチ45を設置する。この時、ダイオード43を設けることによりFETスイッチ6の寄生ダイオード46を通して、貫通電流が流れることを防止できる。すなわち、維持パルス電圧よりさらにマイナス電圧のプライミングパルス(ピーク電圧-V<sub>P</sub>)を発生させるためにFETスイッチ45がオンとなったとき、FETスイッチ6の寄生ダイオード46を通してFETスイッチ45に向けて無用の短絡電流I'が流れることを防止できる。

【0051】なお、以上の実施例では電流をオン・オフするスイッチとしてFETスイッチを用いた場合を例にとって説明したが、スイッチとしてはFETではなくバイポーラトランジスタやサイリスタなど、FET以外のスイッチ素子を応用してもよいことは言うまでもない。

【0052】また、以上の本発明の実施例では、パルス容量C<sub>P</sub>をクランプする電圧レベルとして、接地とマイナス電圧(電圧値は-V<sub>S</sub>)を用いた場合を述べた。しかしこれに限らず、従来例と同じように接地とプラス電圧(電圧値はV<sub>S</sub>)でクランプしてもよいことは言うまでもない。この場合は本発明の実施例において接地をプラス電圧に読み替え、-V<sub>S</sub>のマイナス電圧を接地に読み変えればよい。

11

## 【0053】

【発明の効果】以上説明したように、本発明のプラズマディスプレイパネルの駆動回路は、パネル容量に並列に接続される充放電回路部と、4個のスイッチを備えた電圧クランプ部とを有し、パネル容量および充放電回路部で並列共振回路を形成することにより、維持電極パルスを印加したときに、パルス容量の充放電において発光に寄与しない無効電力の発生を抑え、パネル容量とコイルの共振現象で誘起された電圧による電荷をパネル自体に再蓄積し、次の維持電極パルスのサイクルでパネル容量の再充電に使用することができるので、パネルの充放電に要する消費電力を低減できるという効果がある。すなわち、無効電力を削減することができる。

【0054】また、本発明の駆動回路は、パネルの走査電極および維持電極それぞれに共通駆動とし、しかも1系統の電源のみで駆動できるので、回路構成を簡略化でき、少ない部品点数で実現できるという効果がある。

## 【図面の簡単な説明】

【図1】本発明の一実施例を示すプラズマディスプレイパネルの駆動回路図である。

【図2】図1におけるパネルの駆動電圧および駆動電流波形の特性図である。

【図3】図2における各期間の回路動作説明図である。

【図4】本発明の他の実施例を示すプラズマディスプレイパネルの駆動回路図である。

【図5】本発明のパネル駆動を説明するためのパルス波形図である。

12

【図6】従来の一例を説明するためのプラズマディスプレイパネルの平面およびx-x'線断面を表す図である。

【図7】図6の電極配置に着目したプラズマディスプレイパネルの平面図である。

【図8】従来の一例を示すプラズマディスプレイパネルの駆動回路図である。

【図9】従来のパネル駆動を説明するためのパルス波形図である。

10 【図10】本発明の他の実施例を示すプラズマディスプレイパネルの駆動回路図である。

【図11】本発明の他の実施例を示すプラズマディスプレイパネルの駆動回路図である。

【図12】図11の実施例の応用例を示すプラズマディスプレイパネルの駆動回路図である。

## 【符号の説明】

1 パネル

2 充放電回路部

3 電圧クランプ部

4~7, 12, 13, 45 FETスイッチ

8 コイル

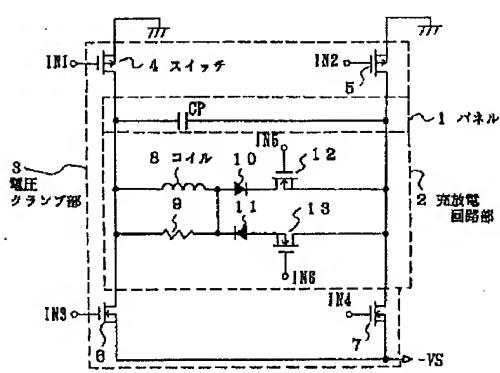
9 抵抗

10, 11, 14, 15, 41, 42, 43, 44 ダイオード

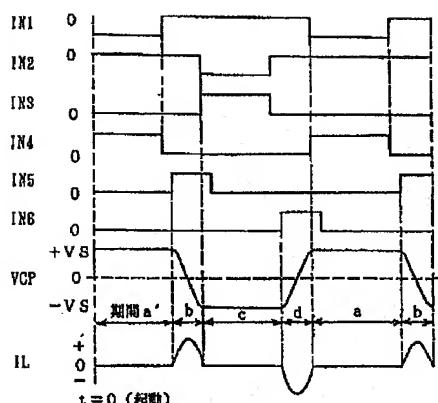
IN1~IN6 入力端子

CP パネル容量

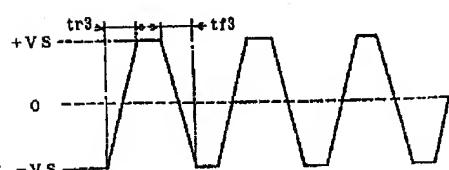
【図1】



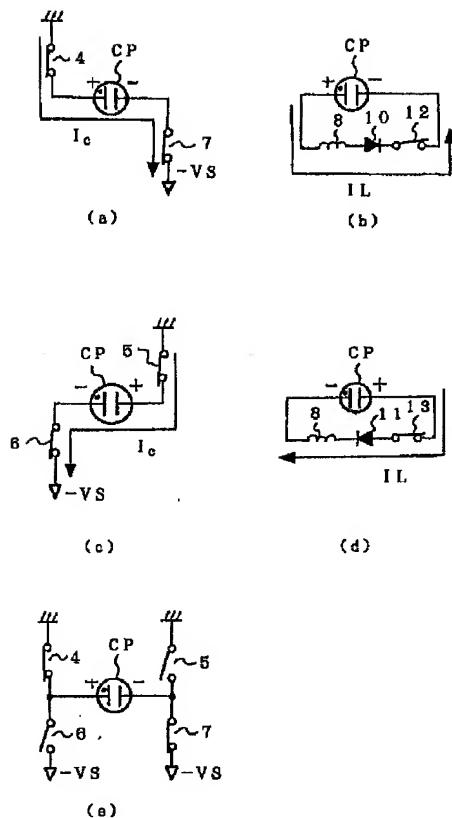
【図2】



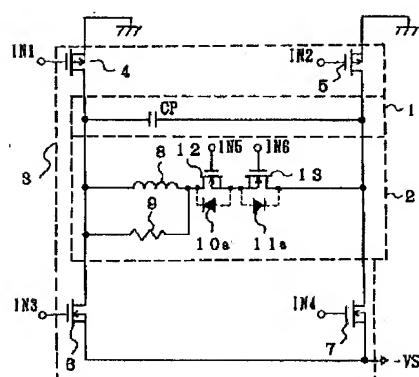
【図5】



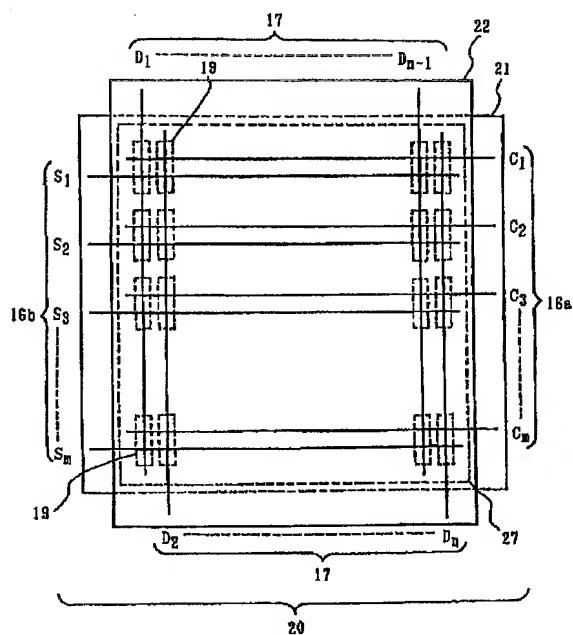
【図3】



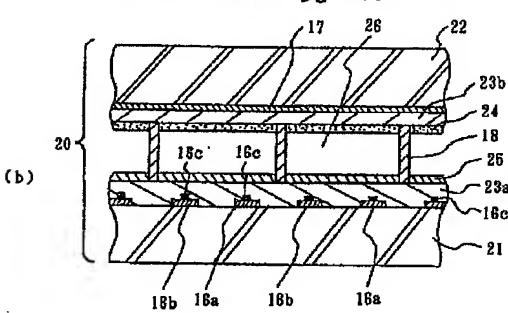
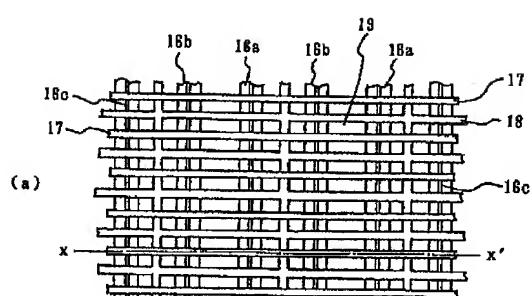
【図4】



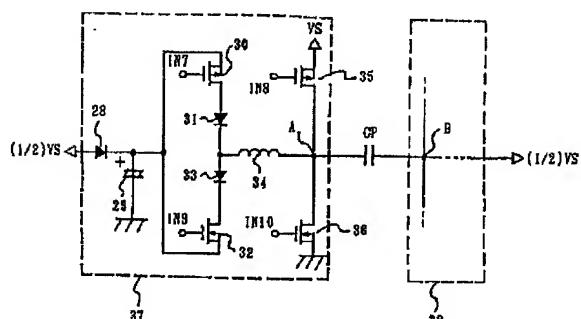
【図7】



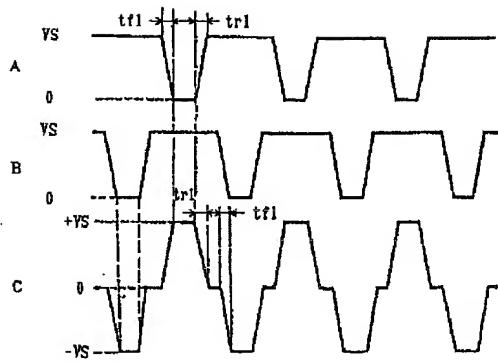
【図6】



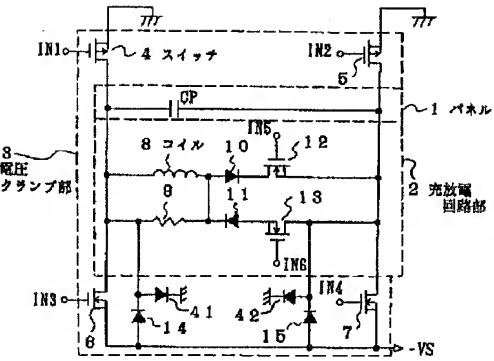
【図8】



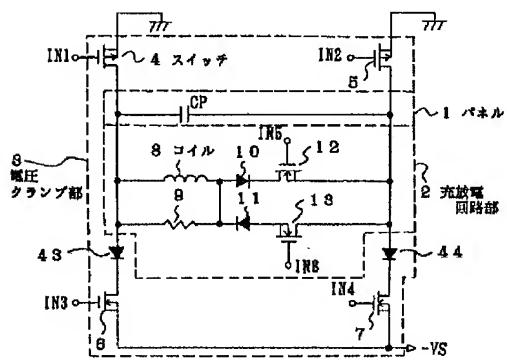
【図9】



【図10】



【図11】



【図12】

